

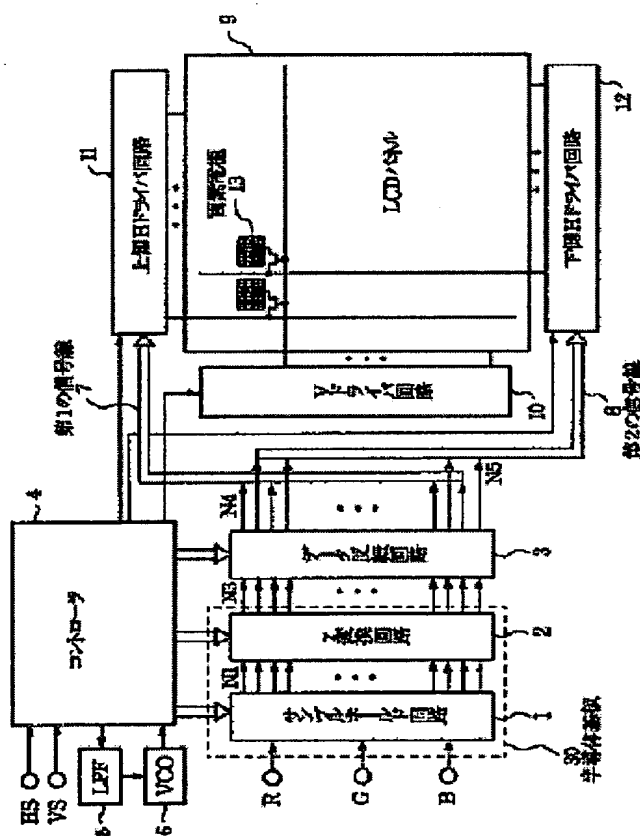
## ACTIVE MATRIX LIQUID CRYSTAL DISPLAY DEVICE

Patent number: JP6295162  
 Publication date: 1994-10-21  
 Inventor: OI SUSUMU  
 Applicant: NIPPON ELECTRIC CO  
 Classification:  
 - international: G02F1/133; G09G3/20; G09G3/36; G02F1/13; G09G3/20; G09G3/36;  
 (IPC1-7): G09G3/36; G02F1/133; G09G3/20  
 - european:  
 Application number: JP19930083187 19930409  
 Priority number(s): JP19930083187 19930409

Report a data error here

## Abstract of JP6295162

**PURPOSE:** To reduce power consumption, to make a device compact and to reduce its cost at the time of signal processing an analog RGB signal in an active matrix liquid crystal display device (ALCD). **CONSTITUTION:** The ALCD is provided with an LCD panel 9 consisting of pixel electrodes 13, a vertical driver circuit 10 driving the LCD panel 9 and upper side and lower side horizontal driver circuits 11, 12. For controlling the ALCD, the ALCD is provided with a sample-and-fold circuit 1 inputted with an RGB video signal, level shifting and amplifying and being subjected to sample and hold, a gamma conversion circuit 2 gamma-converting the output signal of the sample-and-hold circuit 1, a data inversion circuit 3 forming a signal inverted for a certain fixed voltage and a noninverted signal by the output signal of the gamma conversion circuit 2 and a controller 4 controlling these respective circuits. Further, the pixel electrodes 13 are driven by supplying the signal of an opposite phase or the same phase to the upper and the lower horizontal driver circuits 11, 12 of the LCD panel 9 from the data inversion circuit 3.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-295162

(43) 公開日 平成6年(1994)10月21日

(51) Int. Cl. <sup>5</sup>

識別記号

F I

G09G 3/36

8621-5G

G02F 1/133

550

9226-2K

G09G 3/20

R 9176-5G

審査請求 未請求 請求項の数 9 ○ L (全10頁)

(21) 出願番号 特願平5-83187

(22) 出願日 平成5年(1993)4月9日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 大井 進

東京都港区芝五丁目7番1号日本電気株式会社内

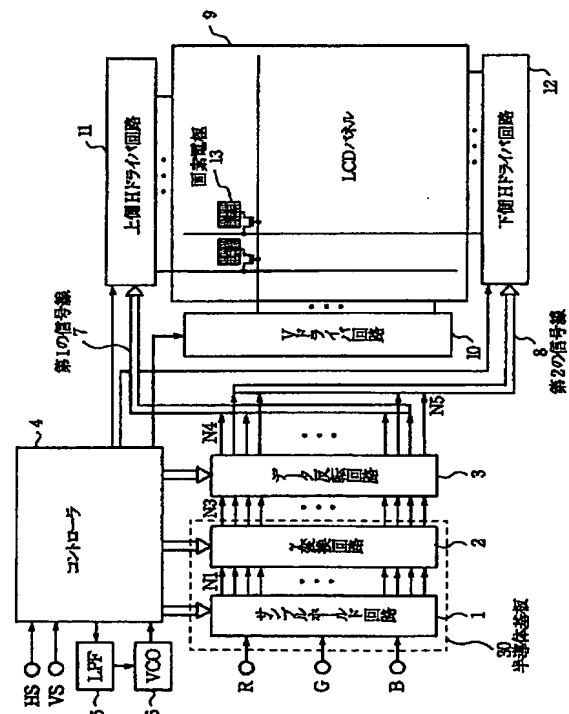
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 アクティブマトリックス型液晶表示装置

(57) 【要約】

【目的】 アクティブマトリックス型液晶表示装置 (ALCD) におけるアナログRGB信号に対する信号処理にあたり、低消費電力化と、コンパクト化および低価格化とを実現することにある。

【構成】 ALCDは画素電極13からなるLCDパネル9と、このLCDパネル9を駆動する垂直ドライバ回路10および上下水平ドライバ回路11、12とを備えている。このALCDの制御においては、RGBビデオ信号を入力しレベルシフトおよび増幅を行ってサンプルホールドするサンプルホールド回路1と、このサンプルホールド回路1の出力信号を $\gamma$ 変換する $\gamma$ 変換回路2と、この $\gamma$ 変換回路2の出力信号により或る一定電圧に対し反転させた信号と非反転の信号を作成するデータ反転回路3と、これら各回路を制御するコントローラ4とを有する。しかも、データ反転回路3よりLCDパネル9の上下水平ドライバ回路11、12に逆相もしくは同相の信号を供給して画素電極13を駆動する。



## 【特許請求の範囲】

【請求項 1】 画素電極からなる液晶パネルと、前記液晶パネルを駆動する垂直ドライバ回路および上下水平ドライバ回路とを備えたアクティブマトリックス型液晶表示装置において、RGBビデオ信号を入力しレベルシフトおよび増幅を行ってサンプルホールドするサンプルホールド回路と、前記サンプルホールド回路の出力信号を $\gamma$ 変換する $\gamma$ 変換回路と、前記 $\gamma$ 変換回路の出力信号により或る一定電圧に対し反転させた信号と非反転の信号を作成するデータ反転回路と、前記各回路を制御するコントローラとを有し、前記データ反転回路より前記液晶パネルの前記上下水平ドライバ回路に逆相の信号を供給することを特徴とするアクティブマトリックス型液晶表示装置。

【請求項 2】 前記反転させた信号と前記非反転の信号は、前記コントローラの制御により前記データ反転回路において 1 水平走査期間で逆転させる請求項 1 記載のアクティブマトリックス型液晶表示装置。

【請求項 3】 前記反転させた信号と前記非反転の信号は、前記コントローラの制御により前記データ反転回路において 1 垂直走査期間で逆転させる請求項 1 記載のアクティブマトリックス型液晶表示装置。

【請求項 4】 前記サンプルホールド回路は、前記 RGBビデオ信号のレベルシフトおよび増幅を行う入力バッファと前記増幅されたビデオ信号をサンプルホールドするサンプルホールド部と、外部からの第 1 の信号をトリガとして前記サンプルホールド部のサンプリングタイミングを決める信号を生成するシフトレジスタと、前記サンプルホールドされた信号を外部からの第 2 の信号で選択するセレクタとからなる請求項 1 記載のアクティブマトリックス型液晶表示装置。

【請求項 5】 前記サンプルホールド回路と前記 $\gamma$ 変換回路は、同一の半導体基板に集積される請求項 1 記載のアクティブマトリックス型液晶表示装置。

【請求項 6】 画素電極からなる液晶パネルと、前記液晶パネルを駆動する垂直ドライバ回路および上下水平ドライバ回路とを備えたアクティブマトリックス型液晶表示装置において、RGBビデオ信号を入力しレベルシフトおよび増幅を行ってサンプルホールドするサンプルホールド回路と、前記サンプルホールド回路の出力信号を $\gamma$ 変換する $\gamma$ 変換回路と、前記 $\gamma$ 変換回路の出力信号により或る一定電圧に対し同相の反転信号あるいは同相の非反転信号を作成するデータ反転回路と、前記各回路を制御するコントローラとを有し、前記データ反転回路より前記液晶パネルの前記上下水平ドライバ回路に同相の信号を供給することを特徴とするアクティブマトリックス型液晶表示装置。

【請求項 7】 前記同相の信号は、前記コントローラの制御により前記データ反転回路において 1 水平走査期間で逆転させる請求項 6 記載のアクティブマトリックス型

液晶表示装置。

【請求項 8】 前記同相の信号は、前記コントローラの制御により前記データ反転回路において 1 垂直走査期間で逆転させる請求項 6 記載のアクティブマトリックス型液晶表示装置。

【請求項 9】 前記サンプルホールド回路と前記 $\gamma$ 変換回路および前記データ反転回路は、同一の半導体基板に集積される請求項 6 記載のアクティブマトリックス型液晶表示装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は液晶表示装置に関し、特に RGBビデオ信号により LCD パネル等の画素電極を制御するアクティブマトリックス型液晶表示装置に関する。

【0002】

【従来の技術】 従来のアクティブマトリックス型液晶表示装置（以下、ALCD と称す）は、RGB 信号を入力インターフェースとしてアナログタイプあるいはデジタルタイプのドライバ回路を駆動することにより、LCD パネルの画素電極を制御している。

【0003】 図 7 はかかる従来の一例を示す ALCD のブロック図である。図 7 に示すように、従来の ALCD は RGB 信号を一度デジタル信号に変換するアナログ・デジタル変換回路（以下、ADC 回路と称す）18 と、ガンマ ( $\gamma$ ) 変換回路 2 を内蔵し水平同期信号 (HS) および垂直同期信号 (VS) により各部を制御するコントローラ 4a と、ADC 回路 18 の出力 N11 を $\gamma$ 変換回路 2 により変換した出力 N12 をアナログ信号 N13 に変換するデジタル・アナログ変換回路（以下、DAC 回路と称す）19 と、アナログ信号 N13 を入力し互いに反転したデータ N14、N15 を作成するデータ反転回路 3 と、コントローラ 4a に接続された LPF 5 および VCO 6 と、画素電極 13 をマトリックス状に配置した LCD パネル 9 と、第 1、第 2 の信号線 7、8 を介してそれぞれデータ反転回路 3 より駆動され LCD パネル 9 の H 方向の電位を制御する上側 H ドライバ回路 11 および下側 H ドライバ回路 12 と、LCD パネル 9 の V 方向の電位を制御する V ドライバ回路 10 とを有している。まず、ADC 回路 18 で RGB 信号をデジタル信号に変換した後、予め LCD パネル 9 の輝度・電圧特性と映像信号 (0.45 乗されている) を復調するために必要な入力・出力変換コードが記憶された $\gamma$ 変換回路 2 内の ROM を用いて、デジタル信号 N11 を $\gamma$ 変換する。次に、 $\gamma$ 変換されたデジタル信号 N12 は DAC 回路 19 により再度アナログ信号 N13 に戻される。さらに、このアナログ信号 N13 はデータ反転回路 3 により互いに反転したアナログ信号 N14 および N15 として符号反転され、LCD パネル 9 の上下に接続された上側 H ドライバ回路 11 および下側 H ドライバ回路

12 (共にアナログ方式のHドライバ) に供給される。  
 以上はアナログ方式のALCDである。

【0004】図8は従来の他の例を示すデジタル式ALCDのブロック図である。図8に示すように、従来のデジタル式ALCDはRGB信号をアナログ・デジタル変換するADC回路18と、データN11a, 11bを信号線7a, 8aを介して入力するデジタル式上側Hドライバ回路11aおよび下側Hドライバ回路12aと、これら上側Hドライバ回路11aおよび下側Hドライバ回路12aへの階調を指示する階調電源20と、  
 図7と同様のLCDパネル9およびVドライバ回路10とADC回路18や各ドライバ回路を制御するコントローラ4bと、LPF5やVCO6とを有する。かかるデジタル式ALCDはADC回路18の出力データN11a, 11bを直接Hドライバ回路11a, 12aに入力し、 $\gamma$ 変換はこのHドライバ回路11a, 12aに供給される階調電源20の電圧設定により行なわれる。

【0005】

【発明が解決しようとする課題】 上述した従来のアナログ式のALCDは、昨今の液晶表示の多階調化によりADC回路の出力ビット数に6乃至8ビット以上を要求される。しかも、LCDの表示画素の増大に伴ないビデオ信号のドットクロックも増大する傾向にある。例えば、130万画素レベルのLCDでは、ADC回路のサンプリングレートとして100MHz以上を要求される。このような8ビット程度のビット精度で且つ100MHz以上のレートで変換するADC回路は、消費電力も0.5~1Wと大きい。その上、装置全体が大きくなり、価格も高くなる。従って、このようなADC回路を用いて構成したALCDは、LCDのメリットである低消費電力化を妨げ全体が大きく且つ高価になるという欠点がある。また、従来のALCDは、 $\gamma$ 変換後のDAC回路も前述したADC回路と同様、ビット精度の増大や高速化を求められるので、消費電力が増大し、装置全体が大きく且つ高価になるという欠点がある。

【0006】次に、従来のデジタル式ALCDは、アナログ式のALCDに比べDAC回路を用いなくても消費電力が低くなる。しかしながら、各色についてみると、6~8ビット以上、あるいは周辺のドライバの動作能力(通常、30MHz程度まで)に合わせるため1:Nのシリアル・パラレル変換を行なった場合は更に6N~8Nビットの $\gamma$ 変換後のデジタル信号をLCD周辺のドライバに供給しなければならない。従って、従来のデジタル式ALCDは配線の引き回しが煩雑になり、コンパクト化を妨げるという欠点がある。

【0007】本発明の目的は、アナログRGB信号に対してADC回路やDAC回路を用いずに信号処理し、低消費電力化と、コンパクト化および低価格化とを実現するALCDを提供することにある。

【0008】

【課題を解決するための手段】 本発明のALCDは、画素電極からなる液晶パネルと、前記液晶パネルを駆動する垂直ドライバ回路および上下水平ドライバ回路とを備えたALCDにおいて、RGBビデオ信号を入力しレベルシフトおよび増幅を行ってサンプルホールドするサンプルホールド回路と、前記サンプルホールド回路の出力信号を $\gamma$ 変換する $\gamma$ 変換回路と、前記 $\gamma$ 変換回路の出力信号により或る一定電圧に対し反転させた信号と非反転の信号を作成するデータ反転回路と、前記各回路を制御するコントローラとを有し、前記データ反転回路より前記液晶パネルの前記上下水平ドライバ回路に逆相の信号を供給するように構成される。

【0009】また、本発明のALCDは、画素電極からなる液晶パネルと、前記液晶パネルを駆動する垂直ドライバ回路および上下水平ドライバ回路とを備えたALCDにおいて、RGBビデオ信号を入力しレベルシフトおよび増幅を行ってサンプルホールドするサンプルホールド回路と、前記サンプルホールド回路の出力信号を $\gamma$ 変換する $\gamma$ 変換回路と、前記 $\gamma$ 変換回路の出力信号により或る一定電圧に対し同相の反転信号あるいは同相の非反転信号を作成するデータ反転回路と、前記各回路を制御するコントローラとを有し、前記データ反転回路より前記液晶パネルの前記上下水平ドライバ回路に同相の信号を供給するように構成される。

【0010】

【実施例】次に、本発明の実施例について図面を参照して説明する。図1は本発明の一実施例を示すALCDのブロック図である。図1に示すように、本実施例も前述した図7の従来例と同様、画素電極13からなるLCDパネル9と、このLCDパネル9を駆動する垂直(V)ドライバ回路10および上下側水平(H)ドライバ回路11および12とを備えている。本実施例はこれらの他に、RGBビデオ信号を入力しレベルシフトおよび増幅を行ってサンプルホールドするサンプルホールド回路1と、このサンプルホールド回路1の出力信号N1を $\gamma$ 変換する $\gamma$ 変換回路2と、この $\gamma$ 変換回路2の出力信号N3により或る一定電圧に対し反転させた信号N4および非反転の信号N5を作成するデータ反転回路3と、これらの各回路を制御するコントローラ4とLPF5およびVCO6とを有している。しかも、データ反転回路3より第1の信号線7, 第2の信号線8を介し、LCDパネル9の上下側水平ドライバ回路11, 12に逆相の信号を供給する。また、サンプルホールド回路1は $\gamma$ 変換回路2とともに半導体基板30に搭載される。

【0011】かかるALCDにおける回路動作を図1および次の図2を参照して説明する。図2は図1における各部の信号電圧特性図である。図1および図2に示すように、RGBビデオ信号がサンプルホールド回路1に入力されると、増幅後(RGB増幅信号)サンプルホールドすることで、シリアル・パラレル変換される。このシ

リアル・パラレル変換されたビデオ信号 (N1) は  $\gamma$  変換回路 2 により、撮像機側 (送信側) の逆  $\gamma$  変換の補正および液晶の輝度・電圧特性の補償が行われ、信号 N3 を出力する。データ反転回路 3 において、 $\gamma$  変換された信号の半分をピクセル電位のゲート電圧によるフィールドスルーを無視できる場合は、LCD パネル 9 の対向電極の電圧に対して反転して出力し、残りの信号を非反転で出力する。すなわち、データ反転回路 3 は LCD パネル 9 のアナログ式の上下側水平ドライバ回路 11, 12 に基準電圧  $V_{com}$  に対して逆相の信号 N4 と N5 を供給する。これらの信号 N4 と N5 は 1 ラインの書き込み毎にその極性を逆転させる。尚、サンプルホールド回路 1 でサンプルホールドするタイミングやデータ反転回路 3 でデータ反転を行なうタイミングあるいは H, V ドライバ回路 10 ~ 12 内のシフトレジスタ (図示省略) におけるスタートパルス等は、コントローラ 4 において HS および VS 信号に同期した信号により制御される。

【0012】図 3 は図 1 に示すサンプルホールド回路の構成図である。図 3 に示すように、サンプルホールド回路 1 は RGB ビデオ信号を入力してレベル等を調整する入力バッファ 14 と、コントローラ 4 からのクロック CLK およびスタートパルス SP 信号を入力するシフトレジスタ 15 と、このシフトレジスタ 15 の出力により入力バッファ 14 の出力をサンプリングするサンプルホールド部 16 と、コントローラ 4 からの切り換え信号 SE 信号によりサンプルホールド部 16 の出力を選択して  $\gamma$  変換回路 2 へ送出するセレクタ 17 とを備えている。また、この場合には RGB 信号の内の一つの信号の回路についてのみ記載しているが、実際には RGB 信号それぞれにこのような回路が必要である。

【0013】かかるサンプルホールド回路 1 において、まず入力バッファ 14 は入力された RGB ビデオ信号のレベルシフトと反転増幅を行ない、サンプルホールド部 16 に出力する。一方、コントローラ 4 内で水平同期信号 (HS) および垂直同期信号 (VS) に同期して発生されたドットクロック (CLK) とスタートパルス (SP) をシフトレジスタ 15 に供給すると、シフトレジスタ 15 はサンプルホールド部 16 に対してサンプリングクロックを発生させる。ここで、入力バッファ 14 で反転増幅されたビデオ信号はサンプルホールド部 16 でシフトレジスタ 15 からのサンプリングクロックによりサンプリングされ、ホールドされる。さらに、サンプルホールド部 16 におけるサンプルホールド列の前半部と後半部はそれぞれ対になり、セレクタ 17 内のラッチ (図示省略) に保持される。このセレクタ 17 においては、コントローラ 4 からの切り替え信号 (SE) により、対になったサンプルホールド列の前段部分を出力するか、後段部分を出力するかを切り替えてサンプルホールド回路 1 の出力とする。これらの信号は  $\gamma$  変換回路 2 を経て出力 (N3) される。尚、前述したように、サンプルホ

ールド回路 1 と  $\gamma$  変換回路 2 は半導体基板 30 上に搭載されるが、別個の基板に搭載してもよい。また、LSI の消費電力上許容されるのであれば、RGB 信号のすべてに対応する回路を同一チップに集積した方が望ましいが、消費電力上許容されないのであれば、RGB 信号の対応回路毎に集積化する必要がある。

【0014】図 4 (a), (b) はそれぞれ図 1 における LCD パネルの駆動回路図および駆動電圧波形図である。図 4 (a), (b) に示すように、この駆動方式はドット反転駆動方式であり、データ反転回路 3 より上下側水平ドライバ回路 11, 12 に反転中心電圧に対して逆相の信号 (N4 と N5) を送出し且つ反転・非反転を 1H (1 水平走査期間) で逆転させるものである。従って、各画素電極についてみると、上下側水平ドライバ回路 11, 12 に接続されたデータ線方向 (縦方向) と垂直ドライバ回路 10 に接続された走査線方向 (横方向) にそれぞれ +, - が交互になる。

【0015】また、このドット反転駆動方式に対して、データライン駆動方式と呼ばれるものもあるが、この場合は上下側水平ドライバ回路 11, 12 に反転中心電圧に対して逆相の信号 (N4 と N5) を送出し且つ反転・非反転を 1V (1 垂直走査期間) で逆転させるものである。従って、各画素電極についてみると、上側水平ドライバ回路 11 に接続されたデータ線は +、下側水平ドライバ回路 12 に接続されたデータ線は - となる。

【0016】本実施例によれば、アナログ RGB ビデオ信号を処理するための ADC 回路や DAC 回路を用いずにシリアル・パラレル変換や  $\gamma$  変換等の信号処理を行うので、低消費電力化を実現することができ、サンプルホールド回路 1,  $\gamma$  変換回路 2 を 1 チップに組込むことにより、コンパクト化および低価格化を実現することができる。

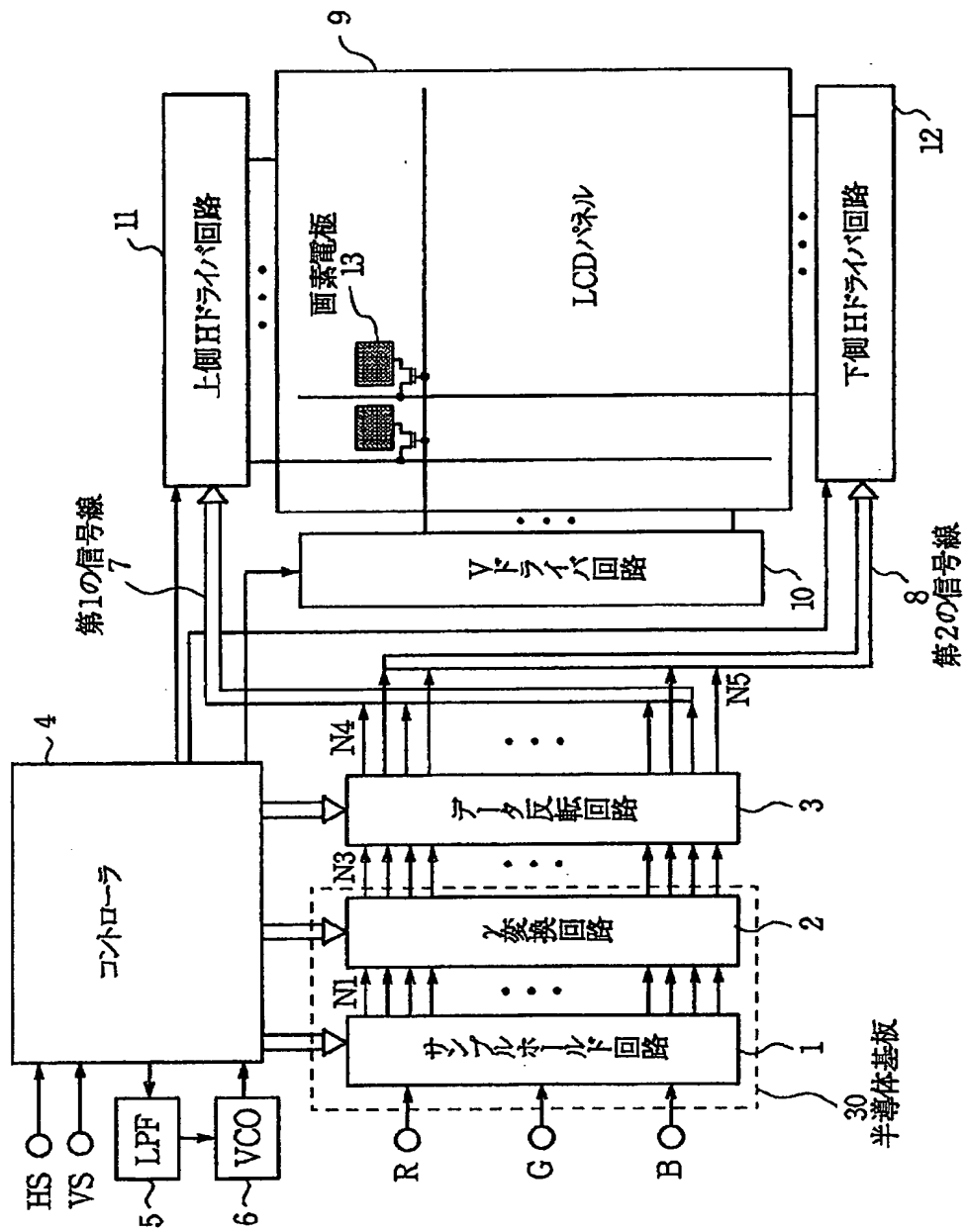
【0017】図 5 は本発明の他の実施例を示す ALCD のブロック図である。図 5 に示すように、本実施例は前述した一実施例と比べ、サンプルホールド回路 1,  $\gamma$  変換回路 2 とともにデータ反転回路 3 をも同一の半導体基板 40 に実装し、しかもデータ反転回路 3 から上下側ドライバ回路 11, 12 への信号線を同一にした例である。その他の回路およびその動作は一実施例と同様であるので説明を省略する。

【0018】図 6 (a), (b) はそれぞれ図 5 における LCD パネルの駆動回路図および駆動電圧波形図である。図 6 (a), (b) に示すように、この駆動方式はゲートライン反転駆動方式であり、データ反転回路 3 より上下側水平ドライバ回路 11, 12 に反転中心電圧に対して同相の信号 (N4) を送出し且つ反転・非反転を 1H (1 水平走査期間) で逆転させるものである。従って、各画素電極 13 に対する書き込み電圧の極性は同一の走査線 (V ドライバ回路 10 から駆動される線) に接続された画素電極についてみると、同一の極性で書き込

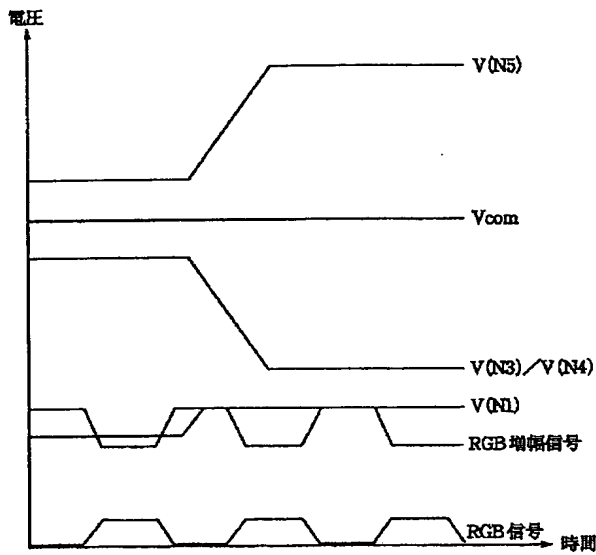
8

(b)

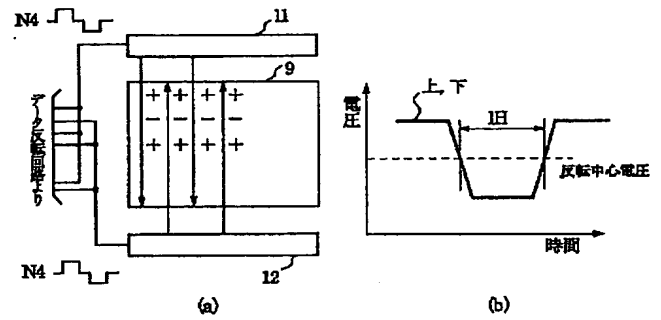
【図 1】



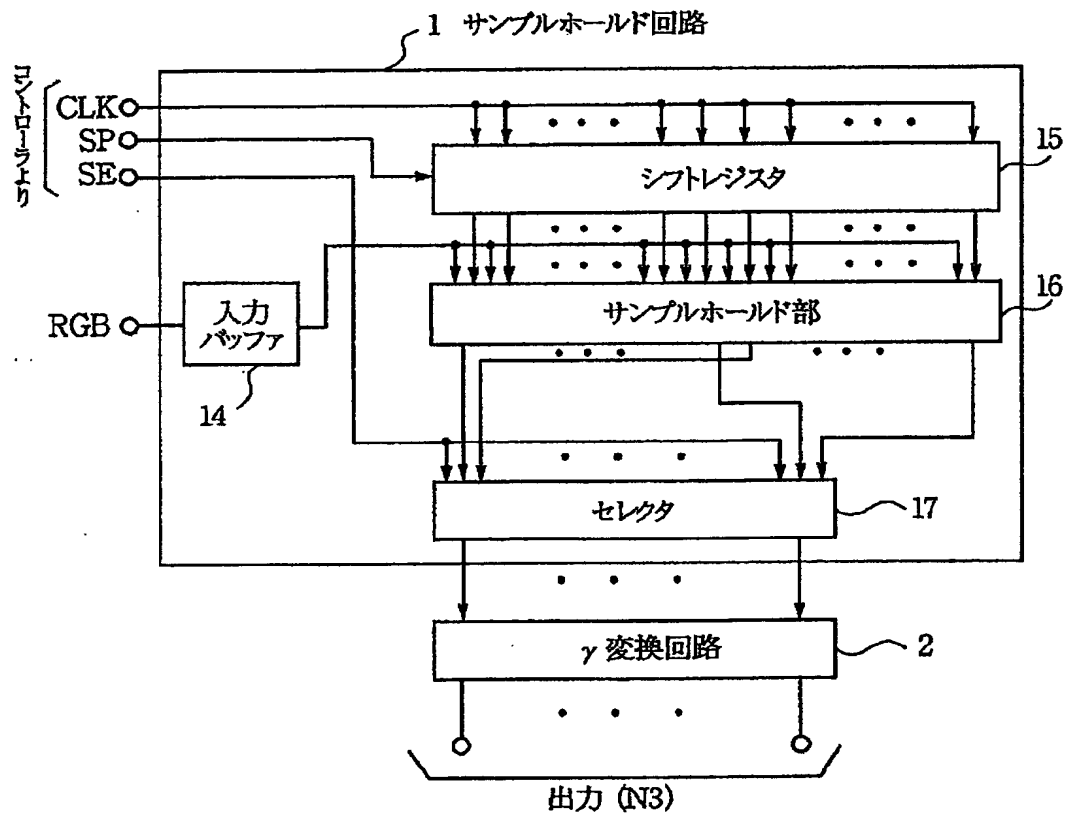
【図 2】



【図 6】



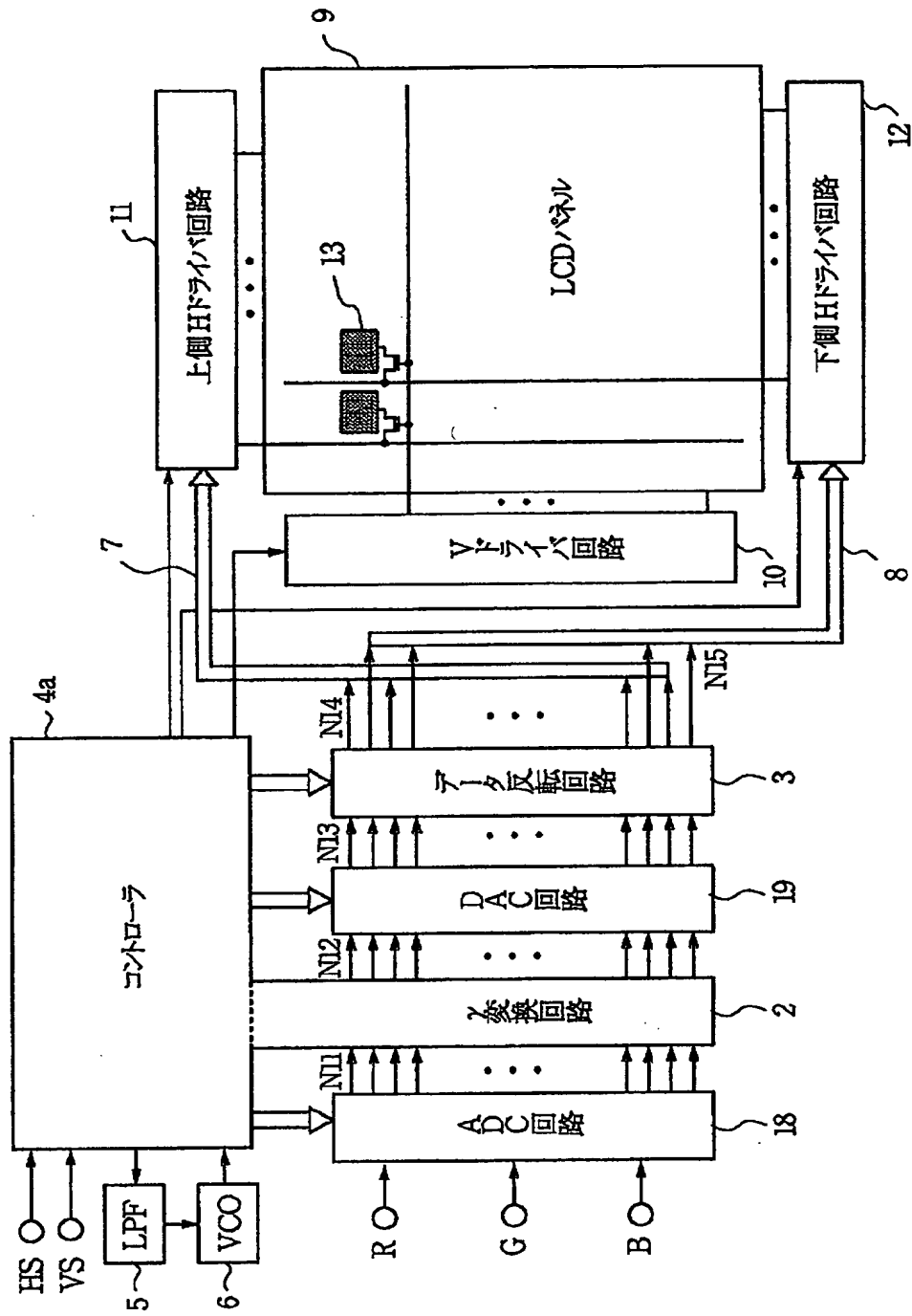
【図 3】







【図 7】



【図 8】

